

PHASE LOCKED LOOP OSCILLATING CIRCUIT

Bibliographic data	Description	Claims	Mosaics	Original document	INPADOC legal status
Publication number:	JP2238716				
Publication date:	1990-09-21				
Inventor:	INOUE SHUICHI; NARITA YOSHIAKI				
Applicant:	FUJITSU LTD				
Classification:					
- international:	G11B20/14; H03L7/14; G11B20/14; H03L7/08; (IPC1-7): G11B20/14; H03L7/14				
- European:					
Application number:	JP19890060008 19890313				
Priority number(s):	JP19890060008 19890313				

[View INPADOC patent family](#)

[View list of citing documents](#)

[Report a data error here](#)

Abstract of JP2238716

PURPOSE:To surely backup a subsystem by detecting it when no input signal is inputted due to a fault of a main oscillating circuit, interrupting a feedback loop via a changeover circuit and supplying a reference voltage to a voltage controlled oscillator from a reference voltage generating circuit. CONSTITUTION:When no input signal is inputted due to a fault of a main oscillating circuit 3, it is detected by an input signal detection circuit 24 to activate a changeover circuit 21 and to stop the operation of a charge pump 25 thereby throwing a switch means 48 to the position of a reference voltage generating circuit 48 and interrupting a feedback loop. Since the reference voltage generating circuit 48 applies a prescribed reference voltage to a voltage controlled oscillator 51 in this case, the voltage controlled oscillator 51 is oscillated at frequency controlled by the prescribed reference voltage and an output signal of a prescribed frequency is obtained. Thus, the subsystem 2 is able to be operated continuously and sufficient backup is attained.

⑫ 公開特許公報 (A) 平2-238716

⑬ Int. Cl. 5

H 03 L 7/14
// G 11 B 20/14

識別記号

351

厅内整理番号

A

8731-5J
8322-5D

⑭ 公開 平成2年(1990)9月21日

審査請求 未請求 請求項の数 1 (全6頁)

⑮ 発明の名称 位相同期発振回路

⑯ 特願 平1-60008

⑰ 出願 平1(1989)3月13日

⑱ 発明者 井上 修一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内⑲ 発明者 成田 芳昭 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑳ 出願人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代理人 弁理士 井桁 貞一 外2名

明細書

(21) と、を備えたことを特徴とする位相同期発振回路。

1. 発明の名称

位相同期発振回路

2. 特許請求の範囲

入力信号の位相を比較して位相差信号を出力する位相比較器(11)と、位相差に応じた制御信号を出力するチャージポンプ(25)と、制御信号により所定の位相差電圧を出力するローパスフィルタ(40)と、基準電圧を発生させる基準電圧発生回路(48)と、前記ローパスフィルタ(40)からの出力または基準電圧により所定の周波数の信号を発振する電圧制御発振器(51)と、前記ローパスフィルタ(40)から該基準電圧発生回路(48)に切り換え可能なスイッチ手段(46)と、入力信号を検出する入力信号検出回路(24)と、入力信号がないとき前記スイッチ手段(46)が前記基準電圧発生回路(48)に切り換えフィードバックループを切断するように信号を切り換える切換回路

3. 発明の詳細な説明

〔概要〕

計測器、磁気記録装置などに用いられる位相同期発振回路に関し、

メイン発振回路の故障によって入力信号がない場合でも所定の周波数で発振することができる位相同期発振回路を提供することを目的とし、

入力信号の位相を比較して位相差信号を出力する位相比較器と、位相差に応じた制御信号を出力するチャージポンプと、制御信号により所定の位相差電圧を出力するローパスフィルタと、基準電圧を発生させる基準電圧発生回路と、前記ローパスフィルタからの出力または基準電圧により所定の周波数の信号を発振する電圧制御発振器と、前記ローパスフィルタから該基準電圧発生回路に切り換え可能なスイッチ手段と、入力信号を検出する入力信号検出回路と、入力信号がないとき前記

スイッチ手段が前記基準電圧発生回路に切り替えフィードバックループを切断するように信号を切り換える切換回路と、により構成した。

[産業上の利用分野]

本発明は、計測器、磁気記録装置などに用いられる位相同期発振回路に関する。

近年、位相同期発振回路は、バックアップシステム用として発振回路の二重化を目的として使用されつつある。したがって、正常時には位相同期発振回路によりメインシステムとサブシステムが同期して動作しメイン発振回路に故障が発生した場合には、位相同期発振回路の自走発振によってサブシステムの動作を継続させる必要がある。

[従来の技術]

位相同期発振回路は、第3図に示すようにバックアップシステム用として使用される。

第3図において、メインシステム1をバックアップするため、サブシステム（バックアップシス

前述したように、発振回路の二重化を目的として位相同期発振回路を使用する場合には、メイン発振回路の故障により入力信号 f_i が全く位相同期発振回路に入力されなくとも出力信号 f_o としてはセンタ周波数 f_c で発振出力されることがバックアップ時のサブシステムの性能維持上望ましい。

しかしながら、このような従来の位相同期発振回路にあっては、第6図に示すように、入力信号 f_i に同期しようとしてa点へ限りなくコントロール電圧VCOが変化してしまい、入力信号 f_i のない自走発振数 f_s での発振時には周波数がセンタ周波数 f_c から大きくずれてしまう。その結果、サブシステムの動作を継続させることができない状態が生じることがあり、充分バックアップすることができないという問題点があった。

本発明は、このような従来の問題点に鑑みてなされたものであって、メイン発振回路の故障によって入力信号がない場合でも所定の周波数で発振することができる位相同期発振回路を提供するこ

テム）2が設けられており、正常動作の場合には、位相同期発振回路（PLL）4によってサブシステム2を同期動作させるようにしている。

この位相同期発振回路4は、第4図に示すように、位相比較器5と、チャージポンプ6と、ローパスフィルタ7と、電圧制御発振器8と、から構成され、電圧制御発振器8の出力信号 f_o は位相比較器5にフィードバックされるようになっている。

位相同期発振回路4の入力信号 f_i と出力信号 f_o の関係を第5図に、電圧制御発振器8のコントロール電圧VCOと出力信号 f_o の関係を第6図に、それぞれ示す。

第5図および第6図から明らかなように、出力信号 f_o はある周波数範囲A内で入力信号 f_i に追従するように位相を検出し、電圧制御発振器8の電圧VCOをコントロールして、電圧制御発振器8より出力される。

[発明が解決しようとする課題]

とを目的としている。

[課題を解決するための手段]

第1図は本発明の基本構成図である。

第1図において、11は入力信号の位相を比較して位相差信号を出力する位相比較器、25は位相差に応じた制御信号を出力するチャージポンプ、40は制御信号により所定の位相差電圧を出力するローパスフィルタ、48は基準電圧を発生させる基準電圧発生回路、51は前記ローパスフィルタ40からの出力または基準電圧により所定の周波数の信号を発振する電圧制御発振器、46は前記ローパスフィルタ40から該基準電圧発生回路48に切り替え可能なスイッチ手段、24は入力信号を検出する入力信号検出回路、21は入力信号がないとき前記スイッチ手段46が前記基準電圧発生回路48に切り替えフィードバックループを切断するように信号を切り換える切換回路である。

[作用]

本発明において、メイン発振回路の故障により入力信号が入力しない場合には、これを入力信号検出回路で検出して、切換回路を動作させ、チャージポンプの動作を停止させることにより、スイッチ手段を基準電圧発生回路に切換えフィードバックループを切断する。このとき、基準電圧発生回路は電圧制御発振器に所定の基準電圧を供給するので、電圧制御発振器は所定の基準電圧により制御される周波数で発振し、所定の周波数の出力信号が得られる。

したがって、サブシステムを継続して動作させることができ、充分にバックアップを行なうことができる。

[実施例]

以下、本発明の実施例を図面に基づいて説明する。

第2図は本発明の一実施例を示す図である。

まず、構成を説明すると、第2図において、1

出力する。

40はチャージポンプ25からの制御信号UF, DFが入力するローパスフィルタであり、ローパスフィルタ40はコンデンサ41と抵抗42を有し、抵抗43, 44、FETトランジスタ45、および出力段トランジスタ（スイッチ手段）46が接続されている。チャージポンプ25の動作が停止したときは、出力段トランジスタ46がオフとなり、ローパスフィルタ40の出力はオープン状態となりフィードバックループが切断され、一方、チャージポンプ25の正常動作時には位相差電圧O3を出力する。

なお、位相比較器11、チャージポンプ25および出力段トランジスタ46が全体として1つのIC47（モトローラ社製MC4044）を構成している。

48は抵抗49および抵抗50よりなる基準電圧発生回路であり、出力段トランジスタ46がオフとなり、ローパスフィルタ40の出力がオープン状態となったときは、抵抗49, 50の分圧電

1は入力信号fiの位相を比較する位相比較器であり、位相比較器11は NAND回路12～20により構成され、U1, D1のデータを切換回路21に出力する。

切換回路21は NAND回路22, 23により構成され、入力信号検出回路24からの出力信号O1がHレベル、すなわち入力信号fiがあるときは、位相比較器11からのU1, D1のデータをチャージポンプ25に出力し、入力信号検出回路24からの出力信号O1がLレベルのときは、すなわち入力信号fiがないときは、その出力信号O2はHレベルに固定される。

入力信号検出回路24は、抵抗26、コンデンサ27および比較器28により構成され、入力信号fiがあるときはHレベルの出力信号O1を、入力信号fiでないときはLレベルの出力信号O1を、切換回路21に出力する。

チャージポンプ25はトランジスタ29～35と抵抗36～39で構成され、入力するU1, D1の位相差データに応じて制御信号UF, DFを

出力する。

電圧制御発振器51は、基準電圧発生回路48からの分圧電圧によって制御される周波数で自走発振することになる。

次に、動作を説明する。

まず、入力信号fiが入力している場合について説明する。

入力信号fiが入力している場合には、入力信号fiは入力信号検出回路24で検出され、その出力信号O1はHレベルとなる。したがって、位相比較器11からのU1, D1のデータは切換回路21を通過してチャージポンプ25に入力する。チャージポンプ25から出力される位相差に応じた制御信号UF, DFはローパスフィルタ40を通って、位相差電圧O3として電圧制御発振器51に供給され、電圧制御発振器51は入力信号fiに同期した出力信号foを出力する。この場合には、出力段トランジスタ46はオン状態で、ローパスフィルタ40と電圧制御発振器51とは切断されず、出力信号foは位相比較器11へフィ

ードバックされる。

次に、入力信号 $\oplus i$ がメイン発振回路3の故障により入力しない場合について説明する。

入力信号 $\oplus i$ が入力しないときは、入力信号検出回路24の出力信号O1はLレベルとなり、切換回路21は閉じられ、その出力信号O2はHレベルに固定される。このため、チャージポンプ25はその動作を停止する。

したがって、出力段トランジスタ46はオフ状態で、ローパスフィルタ40の出力はオープン状態となり、フィードバックループが切断される。このとき、基準電圧発生回路48は抵抗49, 50の分圧電圧を電圧制御発振器51に供給するので、電圧制御発振器51は分圧電圧になって制御される周波数で自走することになり、所定の周波数の出力信号 $\oplus o$ を得ることができる。

したがって、メイン発振回路3が故障となつてもサブシステム2を継続して動作させることができる。

[発明の効果]

以上説明してきたように、本発明によれば、メイン発振回路の故障により入力信号が入力しない場合には、これを検出して切換回路を介してフィードバックループを切断し、基準電圧発生回路から基準電圧を電圧制御発振器に供給するようにしたため、所定の周波数の出力信号を得ることができ、サブシステムを確実にバックアップすることができる。

4. 図面の簡単な説明

第1図は本発明の基本構成図、

第2図は本発明の一実施例を示す図、

第3図は発振回路の二重化を示す図、

第4図は従来例を示すブロック図、

第5図は入力信号と出力信号の関係を示すグラフ、

第6図は出力信号とコントロール電圧の関係を示すグラフである。

図中、

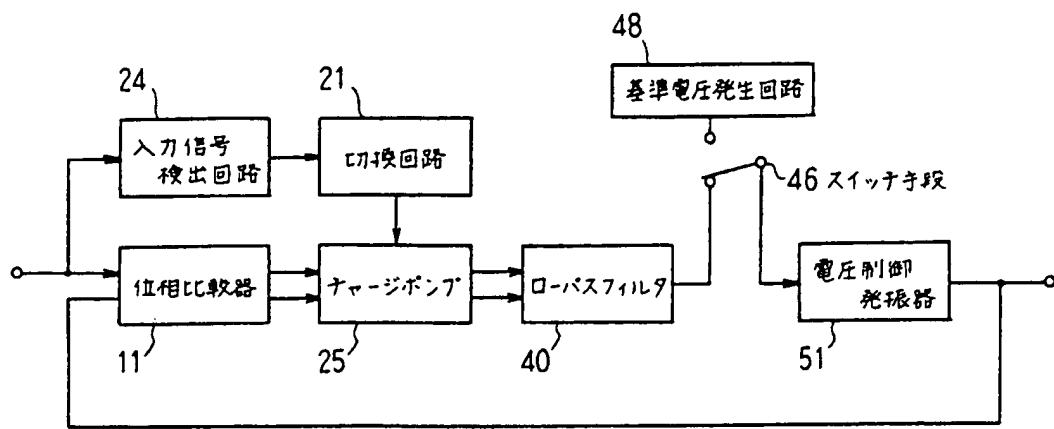
- 11…位相比較器、
- 12～20… NAND回路、
- 21…切換回路、
- 22, 23… NAND回路、
- 24…入力信号検出回路、
- 25…チャージポンプ、
- 26…抵抗、
- 27…コンデンサ、
- 28…比較器、
- 29～35…トランジスタ、
- 36～39…抵抗、
- 40…ローパスフィルタ、
- 41…コンデンサ、
- 42…抵抗、
- 43, 44…抵抗、
- 45…FETトランジスタ、
- 46…出力段トランジスタ（スイッチ手段）、
- 47…I.C.
- 48…基準電圧発生回路、

49, 50…抵抗、

51…電圧制御発振器。

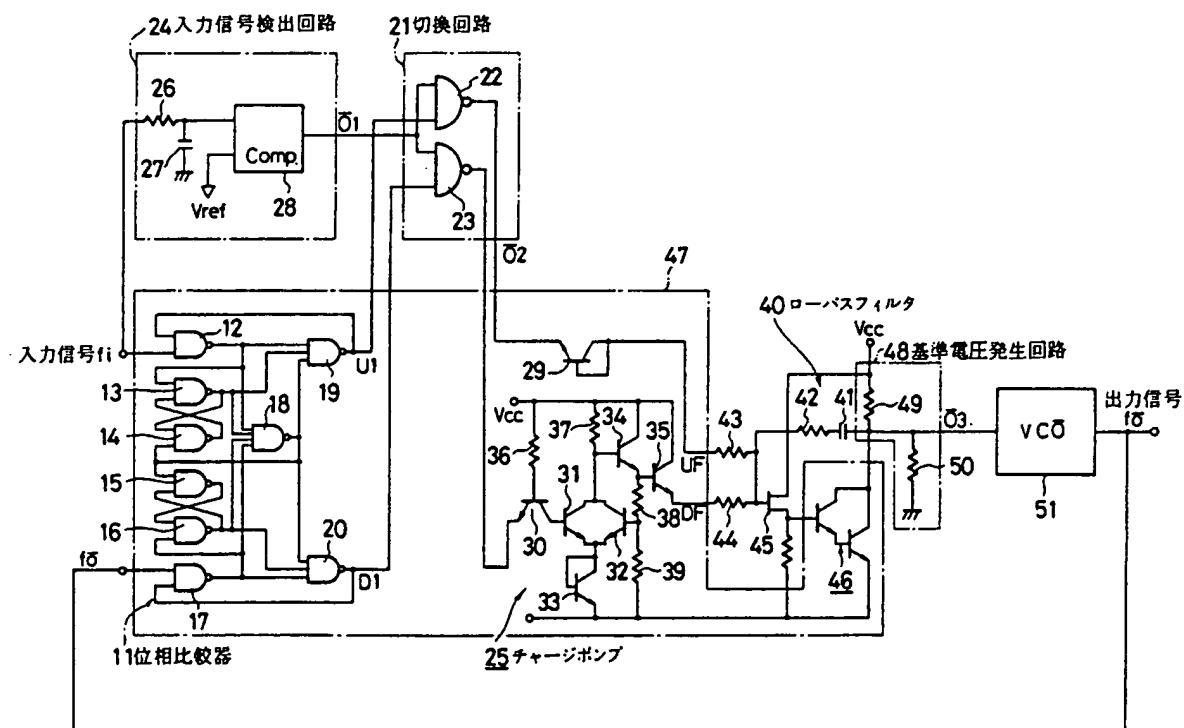
特許出願人 富士通株式会社

代理人 弁理士 井桁貞一 (ほか2名)



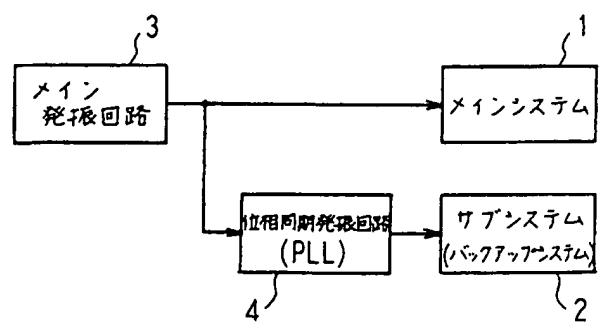
本発明の基本構成図

第 1 図



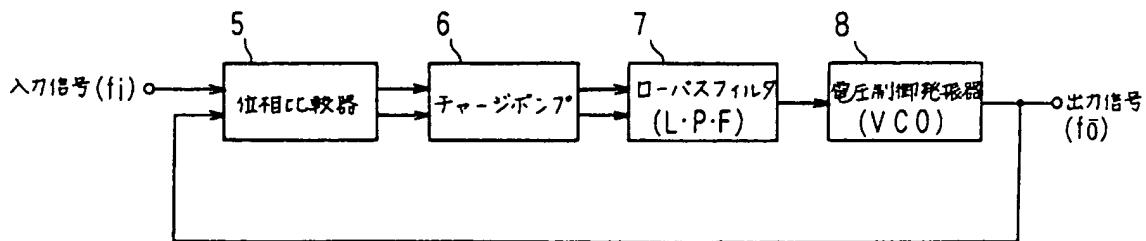
本発明の一実施例を示す図

第 2 図



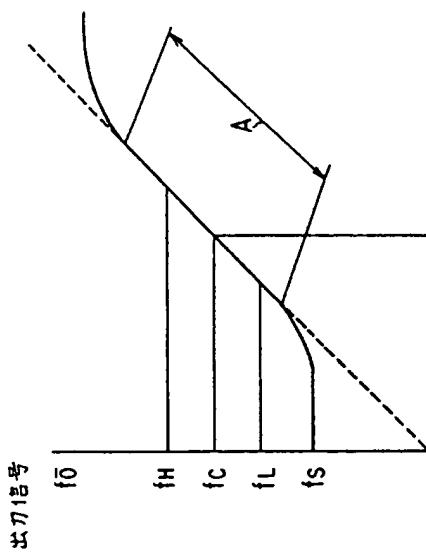
発振回路の2重化を示す図

第3図



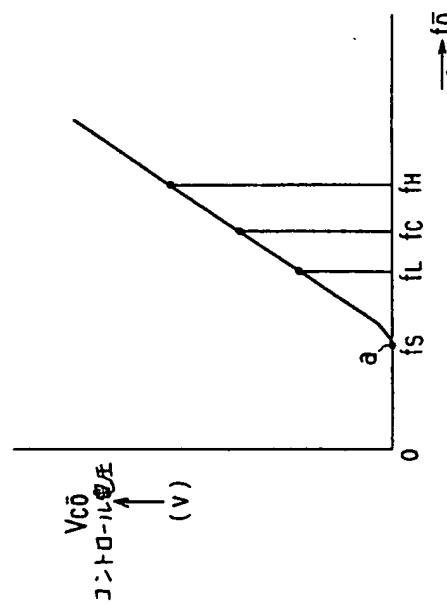
従来例を示すブロック図

第4図



入力信号と出力信号の関係を示すグラフ

第5図



出力信号とコントロール电压の関係を示すグラフ

第6図